

POLITECHNIKA KRAKOWSKA IM. TADEUSZA KOŚCIUSZKI

KARTA PRZEDMIOTU

obowiązuje studentów rozpoczynających studia w roku akademickim 2012/2013

Wydział Fizyki, Matematyki i Informatyki

Kierunek studiów: Informatyka

Profil: Ogólnoakademicki

Forma studiów: stacjonarne

Kod kierunku: I

Stopień studiów: I

Specjalności: Brak specjalności

1 INFORMACJE O PRZEDMIOCIE

NAZWA PRZEDMIOTU	Architektura systemów komputerowych
NAZWA PRZEDMIOTU W JĘZYKU ANGIELSKIM	
KOD PRZEDMIOTU	WFMiI I oIS C7 12/13
KATEGORIA PRZEDMIOTU	Przedmioty kierunkowe
LICZBA PUNKTÓW ECTS	4.00
SEMESTRY	4

2 RODZAJ ZAJĘĆ, LICZBA GODZIN W PLANIE STUDIÓW

SEMESTR	WYKŁAD	ĆWICZENIA	LABORATORIUM	LABORATORIUM KOMPUTERO- WE	SEMINARIUM	PROJEKT
4	30	0	30	0	0	0

3 CELE PRZEDMIOTU

Cel 1 Zapoznanie studentów z podstawowymi architekturami układów liczących i metodami ich realizacji

Cel 2 Zapoznanie studentów z budową procesorów opartej na paradygmacie von Neumanna:

Cel 3 Zapoznanie studentów z budową komputera bazującego na modelu . von Neumanna

Cel 4 Zapoznanie studentów z architekturami równoległymi systemów komputerowych i architekturami współczesnych systemów komputerowych

Cel 5 Zapoznanie studentów z językiem assemblera oraz nabycie umiejętności w posługiwaniu się tym językiem poprzez realizację indywidualnych projektów

4 WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

1 Zaliczenie przedmiotów "Wstęp do programowania", Technika Cyfrowa

5 EFEKTY KSZTAŁCENIA

EK1 Wiedza Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych

EK2 Wiedza Student zna zasadę i rozumie działanie procesora opartego na architekturze von Neumanna

EK3 Wiedza Student zna zasadę działania systemu komputerowego na architekturze von Neumanna

EK4 Wiedza Student zna podstawowe architektury równoległe systemów komputerowych

EK5 Wiedza Student zna podstawowe pojęcia związane systemami wysokiej wydajności i wysokiej dostępności oraz ich podstawowe architektury

EK6 Umiejętności Student potrafi je zrealizować zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki)

EK7 Umiejętności Student potrafi zaprojektować i zrealizować algorytm w języku assemblera dla wybranej architektury procesora i komputera

6 TREŚCI PROGRAMOWE

LABORATORIUM		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
L1	Elementy techniki cyfrowej Podstawowe elementy logiczne, algebra Boole'a, metody minimalizacji funkcji logicznych, Pojęcie układu sekwencyjnego, podstawowe przerzutniki (SR, RS, JK, T, D) budowa, zasada działania, zastosowanie poszczególnych typów przerzutników w układach techniki cyfrowej, Układy sekwencyjne: Liczniki szeregowe Liczniki równoległe, Licznik rewersyjny, budowa, zasada działania, przebiegi czasowe, zastosowanie liczników, łączenie liczników, algorytm budowy licznika o zadanej pojemności, parametry określające dynamiczne i statyczne własności liczników Rejestry: Kryteria podziału układów rejestrów oraz podstawowe ich typy: rejestr szeregowy, rejestr szeregowo-równoległy, rejestr równoległo-szeregowy, rejestr równoległy, przeznaczenie rejestrów w systemach cyfrowych, parametry określające statyczne i dynamiczne własności rejestrów, Multipleksery, demultipleksery budowa, zasada działania, zastosowanie, łączenie układów. Projektowanie prostych układów sekwencyjnych i kombinacyjnych w środowisku symulacyjnym Matlab SIMULINK	4

LABORATORIUM		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
L2	<p>Arytmetyka komputerów I Metody reprezentacji liczb całkowitych: w zapisie znak-moduł, własności reprezentacji, w zapisie uzupełnień do 1, własności reprezentacji, w zapisie uzupełnień do 2, własności reprezentacji, Dodawanie liczb całkowitych : dodawanie liczb całkowitych w zapisach: U1, U2, Z-M, układ półsumatora, układ sumatora budowa i zasada działania, sumator szeregowy, sumator równoległy Algorytmy mnożenia liczb binarnych: algorytm mnożenia liczb w zapisie Z-M., schemat blokowy, zasada działania, algorytm Bootha mnożenie liczb w zapisie U2, schemat blokowy zasada działania, Algorytmy dzielenia liczb binarnych: Metoda restytucyjna, Metoda nierestytucyjna Budowa i zasada działania: jednostki arytmetyczno-logicznej procesora, sumatora akumulacyjnego Realizacja układów sumatora szeregowego i sumatora równoległy w środowisku Matlab-SIMULINK Realizacja układowa algorytmów mnożenia liczb całkowitych Realizacja układowa algorytmów dzielenia liczb całkowitych</p>	4
L3	<p>Arytmetyka komputerów II Reprezentacja zmiennoprzecinkowa liczb rzeczywistych: budowa liczby zmiennoprzecinkowej oraz wpływ poszczególnych elementów liczby na zakres i dokładność danej reprezentacji zmiennoprzecinkowej, zakres reprezentacji dokładność reprezentacji budowa binarnej liczby zmiennoprzecinkowej, własności podstawowych operacji arytmetycznych na liczbach zmiennoprzecinkowych (dodawanie, odejmowanie, mnożenie, dzielenie), Reprezentacja stałoprzecinkowa liczb rzeczywistych zakres reprezentacji oraz własności reprezentacji stałoprzecinkowej, Logarytmiczna reprezentacja liczb rzeczywistych: reprezentacja liczby, operacje arytmetyczne w systemach logarytmicznych. własności podstawowych operacji arytmetycznych na liczbach w logarytmicznej reprezentacji liczb rzeczywistych (dodawanie, odejmowanie, mnożenie, dzielenie), zamiana reprezentacji zmiennoprzecinkowej na reprezentację logarytmiczną Realizacja układów arytmetometru zmiennoprzecinkowego w środowisku Matlab-SIMULINK Realizacja układów sumatora opartego na logarytmicznej reprezentacji liczb rzeczywistych w środowisku Matlab-SIMULINK</p>	6
L4	<p>Budowa procesora Budowa procesora opartego na architekturze von Neumanna, podstawowe jego elementy i ich przeznaczenie, Formaty i typy rozkazów procesora, wpływ długości rozkazów procesora na wielkość zajmowanej pamięci przez program oraz na jego czas wykonania, Tryby adresowania: adresowanie natychmiastowe, adresowanie bezpośrednie, adresowanie rejestrowe, adresowanie indeksowe, adresowanie bazowe, adresowanie stosowe Cykl pracy procesora cykl pobrania, cykl adresowania pośredniego cykl wykonawczy, cykl przzerwania, Budowa i zasady projektowania jednostki sterującej, procesora von Neumanna: Jednostka sterowana mikroprogramem, Jednostka sterowana układowo. Budowa i funkcjonowanie procesora: Procesory oparte na zmodyfikowanej architekturze von Neumanna procesor potokowy, procesor CISC, procesor RISC, procesor wektorowy Realizacja układu jednostki wykonawczej procesora w środowisku Matlab-SIMULINK Projektowanie listy rozkazów dla wybranego modelu procesora Realizacja układu jednostki sterującej sterowanej układowo procesora w środowisku Matlab-SIMULINK Realizacja układu jednostki sterującej sterowanej mikroprogramem w środowisku Matlab-SIMULINK</p>	8

LABORATORIUM		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
L5	Budowa komputera System przerwań i jego rola w systemie komputerowym: typy przerwań: programowe, zewnętrzne, wewnętrzne), metody identyfikacji źródła przerwania, mechanizm obsługi przerwania, Tryby przesyłania danych w systemie komputerowym, przesyłanie danych zrealizowane programowo przesyłanie danych inicjowane przerwaniem, przesłanie danych zrealizowane przez bezpośredni dostęp do pamięci Budowa magistrali i jej przeznaczenie oraz metody arbitrażu magistrali, Realizacja układu magistrali dla wybranego modelu procesora w środowisku Matlab-SIMULINK Projektowanie i realizacja systemu przerwań dla wybranego modelu procesora	8

WYKŁAD		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
W1	Elementy techniki cyfrowej powtórzenie Podstawowe elementy logiczne, algebra Boole'a, metody minimalizacji funkcji logicznych, Pojęcie układu sekwencyjnego, podstawowe przerzutniki (SR, RS, JK, T, D) budowa, zasada działania, zastosowanie poszczególnych typów przerzutników w układach techniki cyfrowej, Układy sekwencyjne: Liczniki szeregowo Liczniki równoległe, Licznik rewersyjny, budowa, zasada działania, przebiegi czasowe, zastosowanie liczników, łączenie liczników, algorytm budowy licznika o zadanej pojemności, parametry określające dynamiczne i statyczne własności liczników Rejestry: Kryteria podziału układów rejestrów oraz podstawowe ich typy : rejestr szeregowy, rejestr szeregowo-równoległy, rejestr równoległo-szeregowy, rejestr równoległy, przeznaczenie rejestrów w systemach cyfrowych, parametry określające statyczne i dynamiczne własności rejestrów, Multipleksery, demultipleksery budowa, zasada działania, zastosowanie, łączenie układów. +	3
W2	Arytmetyka komputerów I Metody reprezentacji liczb całkowitych: w zapisie znak-moduł, własności reprezentacji, w zapisie uzupełnień do 1, własności reprezentacji, w zapisie uzupełnień do 2, własności reprezentacji, Dodawanie liczb całkowitych : dodawanie liczb całkowitych w zapisach: U1, U2, Z-M, układ półsumatora, układ sumatora budowa i zasada działania, sumator szeregowy, sumator równoległy Algorytmy mnożenia liczb binarnych: algorytm mnożenia liczb w zapisie Z-M., schemat blokowy, zasada działania, algorytm Bootha mnożenie liczb w zapisie U2, schemat blokowy zasada działania, Algorytmy dzielenia liczb binarnych: Metoda restytucyjna, Metoda nierestytucyjna Budowa i zasada działania: jednostki arytmetyczno-logicznej procesora, sumatora akumulacyjnego	5

WYKŁAD		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
W3	Arytmetyka komputerów II Reprezentacja zmiennoprzecinkowa liczb rzeczywistych: budowa liczby zmiennoprzecinkowej oraz wpływ poszczególnych elementów liczby na zakres i dokładność danej reprezentacji zmiennoprzecinkowej, zakres reprezentacji dokładność reprezentacji budowa binarnej liczby zmiennoprzecinkowej, własności podstawowych operacji arytmetycznych na liczbach zmiennoprzecinkowych (dodawanie, odejmowanie, mnożenie, dzielenie), Reprezentacja stałoprzecinkowa liczb rzeczywistych zakres reprezentacji oraz własności reprezentacji stałoprzecinkowej, Logarytmiczna reprezentacja liczb rzeczywistych: reprezentacja liczby, operacje arytmetyczne w systemach logarytmicznych. własności podstawowych operacji arytmetycznych na liczbach w logarytmicznej reprezentacji liczb rzeczywistych (dodawanie, odejmowanie, mnożenie, dzielenie), zamiana reprezentacji zmiennoprzecinkowej na reprezentację logarytmiczną +	5
W4	Budowa procesora Budowa procesora opartego na architekturze von Neumanna, podstawowe jego elementy i ich przeznaczenie, Formaty i typy rozkazów procesora, wpływ długości rozkazów procesora na wielkość zajmowanej pamięci przez program oraz na jego czas wykonania, Tryby adresowania: adresowanie natychmiastowe, adresowanie bezpośrednie, adresowanie rejestrowe, adresowanie indeksowe, adresowanie bazowe, adresowanie stosowe Cykl pracy procesora cykl pobrania, cykl adresowania pośredniego cykl wykonawczy, cykl przzerwania, Budowa i zasady projektowania jednostki sterującej, procesora von Neumanna: Jednostka sterowana mikroprogramem, Jednostka sterowana układowo. Budowa i funkcjonowanie procesora: Procesory oparte na zmodyfikowanej architekturze von Neumanna procesor potokowy, procesor CISC, procesor RISC, procesor wektorowy	9
W5	Budowa komputera System przerwań i jego rola w systemie komputerowym: typy przerwań: programowe, zewnętrzne, wewnętrzne), metody identyfikacji źródła przzerwania, mechanizm obsługi przzerwania, Tryby przesyłania danych w systemie komputerowym, przesyłanie danych zrealizowane programowo przesyłanie danych inicjowane przzerwaniem, przesłanie danych zrealizowane przez bezpośredni dostęp do pamięci Budowa magistrali i jej przeznaczenie oraz metody arbitrażu magistrali,	3
W6	Zarządzanie Pamięcią Typy pamięci, hierarchia pamięci w systemie komputerowym, Pamięć podręczna idea pamięci podręcznej oraz założenia na których jest oparte funkcjonowanie pamięci podręcznej, budowa pamięci podręcznej, parametry opisujące efektywność funkcjonowania pamięci podręcznej obsługa pamięci podręcznej Zarządzanie pamięcią stronicowanie pamięci operacyjnej, segmentacja pamięci operacyjnej, pamięć wirtualna, zjawiska fragmentacji pamięci	2

WYKŁAD		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
W7	Architektury równoległe Cel konstrukcji komputera o architekturze równoległej, typy problemów rozwiązywanych z zastosowaniem komputerów: pojęcie problemu wielkiej skali, pojęcie klasy trudności problemu (złożoności obliczeniowej problemu), Podział architektur równoległych zaproponowany przez Flynna Architektury MIMD z wspólną pamięcią operacyjną architektura systemu z wykorzystaniem przełącznika krzyżowego architektura systemu z pamięcią wieloportową, architektura systemu z wspólną magistralą problem skalowania systemów z wspólną pamięcią typu MIMD Architektury MIMD z rozproszoną pamięcią operacyjną: budowa transputera, podstawowe topologie połączeń transputerów oraz parametry opisujące daną strukturę, wpływ struktury architektury równoległej na złożoność obliczeniową algorytmu, pojęcie adekwatności struktury architektury równoległej z strukturą problemu, Prawo Amdahla Procesory typu SIMD, tablice systoliczne Systemy klastrowe Architektury komputerowe do zastosowań przemysłowych Systemy komputerowe wysokiej dostępności	3

7 NARZĘDZIA DYDAKTYCZNE

N1 Ćwiczenia laboratoryjne

N2 Ćwiczenia projektowe

N3 Konsultacje

N4 Wykłady

8 OBCIĄŻENIE PRACĄ STUDENTA

FORMA AKTYWNOŚCI	ŚREDNIA LICZBA GODZIN NA ZREALIZOWANIE AKTYWNOŚCI
Godziny kontaktowe z nauczycielem akademickim, w tym:	
Godziny wynikające z planu studiów	0
Konsultacje przedmiotowe	10
Egzaminy i zaliczenia w sesji	10
Godziny bez udziału nauczyciela akademickiego wynikające z nakładu pracy studenta, w tym:	
Przygotowanie się do zajęć, w tym studiowanie zalecanej literatury	20
Opracowanie wyników	10
Przygotowanie raportu, projektu, prezentacji, dyskusji	10
SUMARYCZNA LICZBA GODZIN DLA PRZEDMIOTU WYNIKAJĄCA Z CAŁEGO NAKŁADU PRACY STUDENTA	60
SUMARYCZNA LICZBA PUNKTÓW ECTS DLA PRZEDMIOTU	4.00

9 SPOSOBY OCENY

OCENA FORMUJĄCA

F1 Kolokwium

OCENA PODSUMOWUJĄCA

P1 Projekt

P2 Egzamin pisemny

P3 Średnia ważona ocen formujących

WARUNKI ZALICZENIA PRZEDMIOTU

W1 frekwencja na laboratorium ,

OCENA AKTYWNOŚCI BEZ UDZIAŁU NAUCZYCIELA

B1 Projekt indywidualny

KRYTERIA OCENY

EFEKT KSZTAŁCENIA 1	
NA OCENĘ 3.0	Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych w 50%-60%

NA OCENĘ 3.5	Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych w 60%-70%
NA OCENĘ 4.0	Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych w 70%-80%
NA OCENĘ 4.5	Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych w 80%-90%
NA OCENĘ 5.0	Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych ponad 90%
EFEKT KSZTAŁCENIA 2	
NA OCENĘ 3.0	Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna w zakresie 50%-60%
NA OCENĘ 3.5	Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna w zakresie 60%-70%
NA OCENĘ 4.0	Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna w zakresie 70%-80%
NA OCENĘ 4.5	Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna w zakresie 80%-90%
NA OCENĘ 5.0	Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna w z w przedziale ponad 90%
EFEKT KSZTAŁCENIA 3	
NA OCENĘ 3.0	Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna w przedziale 50%-60%
NA OCENĘ 3.5	Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna w przedziale 60%-70%
NA OCENĘ 4.0	Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna w przedziale 70%-80%
NA OCENĘ 4.5	Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna w przedziale 80%-90%
NA OCENĘ 5.0	Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna w przedziale ponad 90%
EFEKT KSZTAŁCENIA 4	
NA OCENĘ 3.0	Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 50%-60%
NA OCENĘ 3.5	Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 60%-70%

NA OCENĘ 4.0	Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 70%-80%
NA OCENĘ 4.5	Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 80%-90%
NA OCENĘ 5.0	Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale ponad 90%
EFEKT KSZTAŁCENIA 5	
NA OCENĘ 3.0	Student zna podstawowe pojęcia związane systemami wysokiej wydajności i wysokiej dostępności oraz ich podstawowe architektury i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 50%-60%
NA OCENĘ 3.5	Student zna podstawowe pojęcia związane systemami wysokiej wydajności i wysokiej dostępności oraz ich podstawowe architektury i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 60%-70%
NA OCENĘ 4.0	Student zna podstawowe pojęcia związane systemami wysokiej wydajności i wysokiej dostępności oraz ich podstawowe architektury i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 70%-80%
NA OCENĘ 4.5	Student zna podstawowe pojęcia związane systemami wysokiej wydajności i wysokiej dostępności oraz ich podstawowe architektury i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale 80%-90%
NA OCENĘ 5.0	Student zna podstawowe pojęcia związane systemami wysokiej wydajności i wysokiej dostępności oraz ich podstawowe architektury i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale ponad 90%
EFEKT KSZTAŁCENIA 6	
NA OCENĘ 3.0	Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki) biegłość i poprawność realizacji zadań jest poprawna w przedziale 50%-60%
NA OCENĘ 3.5	Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki) biegłość i poprawność realizacji zadań jest poprawna w przedziale 60%-70%
NA OCENĘ 4.0	Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki) biegłość i poprawność realizacji zadań jest poprawna w przedziale 70%-80%

NA OCENĘ 4.5	Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki) biegłość i poprawność realizacji zadań jest poprawna w przedziale 80%-90%
NA OCENĘ 5.0	Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki) biegłość i poprawność realizacji zadań jest poprawna w przedziale ponad 90%
EFEKT KSZTAŁCENIA 7	
NA OCENĘ 3.0	Student potrafi zaprojektować i zrealizować algorytm w języku assemblera dla wybranej architektury procesora i komputera biegłość i poprawność realizacji zadań jest poprawna w przedziale 50%-60%
NA OCENĘ 3.5	Student potrafi zaprojektować i zrealizować algorytm w języku assemblera dla wybranej architektury procesora i komputera biegłość i poprawność realizacji zadań jest poprawna w przedziale 60%-70%
NA OCENĘ 4.0	Student potrafi zaprojektować i zrealizować algorytm w języku assemblera dla wybranej architektury procesora i komputera biegłość i poprawność realizacji zadań jest poprawna w przedziale 70%-80%
NA OCENĘ 4.5	Student potrafi zaprojektować i zrealizować algorytm w języku assemblera dla wybranej architektury procesora i komputera biegłość i poprawność realizacji zadań jest poprawna w przedziale 80%-90%
NA OCENĘ 5.0	Student potrafi zaprojektować i zrealizować algorytm w języku assemblera dla wybranej architektury procesora i komputera biegłość i poprawność realizacji zadań jest poprawna w przedziale ponad 90%

10 MACIERZ REALIZACJI PRZEDMIOTU

EFEKT KSZTAŁCENIA	ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓLOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU	CELE PRZEDMIOTU	TREŚCI PROGRAMOWE	NARZĘDZIA DYDAKTYCZNE	SPOSOBY OCENY
EK1	I1_W01, I1_W02, I1_W03, I1_W04, I1_W05, I1_W10, I1_U01	Cel 1	L1 L2 W1 W2 W3	N1 N2 N3 N4	F1 P1 P2 P3

EFEKT KSZTAŁCENIA	ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓŁOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU	CELE PRZEDMIOTU	TREŚCI PROGRAMOWE	NARZĘDZIA DYDAKTYCZNE	SPOSOBY OCENY
EK2	I1_W01, I1_W02, I1_W03, I1_W04, I1_W05, I1_U01	Cel 2	L3 L4 W3 W4 W5	N1 N2 N3 N4	F1 P1 P2 P3
EK3	I1_W01, I1_W02, I1_W03, I1_W05	Cel 2 Cel 3	L3 L4 W4 W5	N1 N2 N3 N4	F1 P1 P2 P3
EK4	I1_W01, I1_W02, I1_W03, I1_W04, I1_W05, I1_U01	Cel 3 Cel 4	W7	N1 N2 N3 N4	F1 P1 P2 P3
EK5	I1_W01, I1_W02, I1_W03, I1_W04, I1_W05	Cel 4	L5 W6 W7	N1 N2 N3 N4	F1 P1 P2 P3
EK6	I1_W01, I1_W02, I1_W03, I1_W04, I1_W05, I1_U01	Cel 1	L1 L2 L3 W1 W2 W3	N1 N2 N3 N4	F1 P1 P2 P3
EK7	I1_W01, I1_W02, I1_W03, I1_W04, I1_W05, I1_U01	Cel 5	L3 L4 L5 W4 W5 W6	N1 N2 N3 N4	F1 P1 P2 P3

11 WYKAZ LITERATURY

LITERATURA PODSTAWOWA

- [1] Stallings — *Organizacja i architektura systemu komputerowego*, Warszawa, 2004, Wydawnictwa Naukowo-Techniczne

[2] Chalk B.S — 1. *Organizacja i architektura komputerów*, Warszawa, 2000, Wydawnictwa Naukowo-Techniczne

[3] Biernat J — 1. *Architektura komputerów*, Warszawa, 2002, Wydawnictwa Naukowo-Techniczne

[4] Biernat J: — *Arytmetyka Komputerów*, Warszawa, 2002, Wydawnictwa Naukowo-Techniczne

12 INFORMACJE O NAUCZYCIELACH AKADEMICKICH

OSOBA ODPOWIEDZIALNA ZA KARTĘ

dr inż. Mariusz Świącicki (kontakt: mswiecic@pk.edu.pl)

OSOBY PROWADZĄCE PRZEDMIOT

1 Dr Mariusz Świącicki (kontakt: mswiecic@pk.edu.pl)

2 Mgr Anna Plichta (kontakt: aplichta@pk.edu.pl)

3 Dr Adam Mrozek (kontakt: amrozek@pk.edu.pl)

13 ZATWIERDZENIE KARTY PRZEDMIOTU DO REALIZACJI

(miejsowość, data)

(odpowiedzialny za przedmiot)

(dziekan)

PRZYJMUJĘ DO REALIZACJI (data i podpisy osób prowadzących przedmiot)

.....
.....
.....