

# POLITECHNIKA KRAKOWSKA IM. TADEUSZA KOŚCIUSZKI

## KARTA PRZEDMIOTU

obowiązuje studentów rozpoczynających studia w roku akademickim 2019/2020

Wydział Informatyki i Telekomunikacji

Kierunek studiów: Informatyka

Profil: Ogólnoakademicki

Forma studiów: niestacjonarne

Kod kierunku: I

Stopień studiów: I

Specjalności: Brak specjalności

### 1 INFORMACJE O PRZEDMIOCIE

|                                         |                             |
|-----------------------------------------|-----------------------------|
| NAZWA PRZEDMIOTU                        | Systemy czasu rzeczywistego |
| NAZWA PRZEDMIOTU<br>W JĘZYKU ANGIELSKIM |                             |
| KOD PRZEDMIOTU                          | WiT I oIN D11 19/20         |
| KATEGORIA PRZEDMIOTU                    | Przedmioty specjalnościowe  |
| LICZBA PUNKTÓW ECTS                     | 5.00                        |
| SEMESTRY                                | 7                           |

### 2 RODZAJ ZAJĘĆ, LICZBA GODZIN W PLANIE STUDIÓW

| SEMESTR | WYKŁAD | ĆWICZENIA | LABORATORIUM | LABORATORIUM<br>KOMPUTERO-<br>WE | SEMINARIUM | PROJEKT |
|---------|--------|-----------|--------------|----------------------------------|------------|---------|
| 7       | 18     | 0         | 18           | 0                                | 0          | 0       |

### 3 CELE PRZEDMIOTU

**Cel 1** Cel wykładu: nauka projektowania i programowania systemów czasu rzeczywistego (RTS).

**Cel 2** Poznanie systemów operacyjnych czasu rzeczywistego.

**Cel 3** Programowanie układów FPGA

## 4 WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

- 1 Słuchacze powinni znać architektury i programowanie mikroprocesorów i mikrokontrolerów oraz systemów wbudowanych.

## 5 EFEKTY KSZTAŁCENIA

**EK1 Wiedza** Zna formalne metody testowania poprawności systemów czasu rzeczywistego

**EK2 Wiedza** Zna architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL

**EK3 Umiejętności** Potrafi zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego.

**EK4 Umiejętności** Potrafi zaimplementować w języku VHDL układ cyfrowy.

## 6 TREŚCI PROGRAMOWE

| LABORATORIUM |                                                                                                         |                  |
|--------------|---------------------------------------------------------------------------------------------------------|------------------|
| LP           | TEMATYKA ZAJĘĆ<br>OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH                                                  | LICZBA<br>GODZIN |
| L1           | Programowanie aplikacji w systemach operacyjnych czasu rzeczywistego (QNX). Programowanie układów FPGA. | 18               |

| WYKŁAD |                                                                                                                                                                                                                                                                                                                                                                                                                                                            |                  |
|--------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------|
| LP     | TEMATYKA ZAJĘĆ<br>OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH                                                                                                                                                                                                                                                                                                                                                                                                     | LICZBA<br>GODZIN |
| W1     | Model systemów czasu rzeczywistego. Procesy periodyczne, sporadyczne, aperiodyczne. Algorytmy planowania zadań w systemach czasu rzeczywistego. Warunki planowalności zadań. Protokoły dostępu do zasobów współdzielonych w systemach czasu rzeczywistego. Obsługa zadań aperiodycznych i sporadycznych. Planowanie zadań czasu rzeczywistego w systemach rozproszonych. Komunikacja w trybie czasu rzeczywistego. Systemy operacyjne czasu rzeczywistego. | 18               |

## 7 NARZĘDZIA DYDAKTYCZNE

**N1** Wykłady

**N2** Ćwiczenia laboratoryjne

**N3** Konsultacje

## 8 OBCIĄŻENIE PRACĄ STUDENTA

| FORMA AKTYWNOŚCI                                                                                 | ŚREDNIA LICZBA GODZIN<br>NA ZREALIZOWANIE<br>AKTYWNOŚCI |
|--------------------------------------------------------------------------------------------------|---------------------------------------------------------|
| <b>Godziny kontaktowe z nauczycielem akademickim, w tym:</b>                                     |                                                         |
| Godziny wynikające z planu studiów                                                               | 36                                                      |
| Konsultacje przedmiotowe                                                                         | 15                                                      |
| Egzaminy i zaliczenia w sesji                                                                    | 5                                                       |
| <b>Godziny bez udziału nauczyciela akademickiego wynikające z nakładu pracy studenta, w tym:</b> |                                                         |
| Przygotowanie się do zajęć, w tym studiowanie zalecanej literatury                               | 40                                                      |
| Opracowanie wyników                                                                              | 30                                                      |
| Przygotowanie raportu, projektu, prezentacji, dyskusji                                           | 25                                                      |
| <b>SUMARYCZNA LICZBA GODZIN DLA PRZEDMIOTU WYNIKAJĄCA Z<br/>CAŁEGO NAKŁADU PRACY STUDENTA</b>    | <b>151</b>                                              |
| SUMARYCZNA LICZBA PUNKTÓW ECTS DLA PRZEDMIOTU                                                    | 5.00                                                    |

## 9 SPOSOBY OCENY

### OCENA FORMUJĄCA

**F1** Sprawozdanie z ćwiczenia laboratoryjnego

**F2** Kolokwium

**F3** Egzamin

### OCENA PODSUMOWUJĄCA

**P1** Średnia ważona z ocen formujących

### WARUNKI ZALICZENIA PRZEDMIOTU

**W1** Uzyskanie pozytywnej oceny podsumowującej

### KRYTERIA OCENY

| EFEKT KSZTAŁCENIA 1 |                                                                                                |
|---------------------|------------------------------------------------------------------------------------------------|
| NA OCENĘ 3.0        | Zna w stopniu dostatecznym formalne metody testowania poprawności systemów czasu rzeczywistego |
| NA OCENĘ 4.0        | Zna w stopniu dobrym formalne metody testowania poprawności systemów czasu rzeczywistego       |

|                     |                                                                                                                            |
|---------------------|----------------------------------------------------------------------------------------------------------------------------|
| NA OCENĘ 5.0        | Zna w stopniu bardzo dobrym formalne metody testowania poprawności systemów czasu rzeczywistego                            |
| EFEKT KSZTAŁCENIA 2 |                                                                                                                            |
| NA OCENĘ 3.0        | Zna w stopniu dostatecznym architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL.                                 |
| NA OCENĘ 4.0        | Zna w stopniu dobrym architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL.                                       |
| NA OCENĘ 5.0        | Zna w stopniu bardzo dobrym architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL.                                |
| EFEKT KSZTAŁCENIA 3 |                                                                                                                            |
| NA OCENĘ 3.0        | Potrafi w stopniu dostatecznym zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego.  |
| NA OCENĘ 4.0        | Potrafi w stopniu dobrym zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego.        |
| NA OCENĘ 5.0        | Potrafi w stopniu bardzo dobrym zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego. |
| EFEKT KSZTAŁCENIA 4 |                                                                                                                            |
| NA OCENĘ 3.0        | Potrafi w stopniu dostatecznym zaimplementować w języku VHDL układ cyfrowy.                                                |
| NA OCENĘ 4.0        | Potrafi w stopniu dobrym zaimplementować w języku VHDL układ cyfrowy.                                                      |
| NA OCENĘ 5.0        | Potrafi w stopniu bardzo dobrym zaimplementować w języku VHDL układ cyfrowy.                                               |

## 10 MACIERZ REALIZACJI PRZEDMIOTU

| EFEKT KSZTAŁCENIA | ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓŁOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU | CELE PRZEDMIOTU      | TREŚCI PROGRAMOWE | NARZĘDZIA DYDAKTYCZNE | SPOSOBY OCENY |
|-------------------|--------------------------------------------------------------------------------|----------------------|-------------------|-----------------------|---------------|
| EK1               | I1_W03<br>I1_W05                                                               | Cel 1 Cel 2<br>Cel 3 | L1 W1             | N1 N2 N3              | F1 F2 F3 P1   |
| EK2               | I1_W03<br>I1_W05                                                               | Cel 1 Cel 2<br>Cel 3 | L1 W1             | N1 N2 N3              | F1 F2 F3 P1   |
| EK3               | I1_U03 I1_U11<br>I1_U23                                                        | Cel 1 Cel 2<br>Cel 3 | L1 W1             | N1 N2 N3              | F1 F2 F3 P1   |

| EFEKT KSZTAŁCENIA | ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓŁOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU | CELE PRZEDMIOTU      | TREŚCI PROGRAMOWE | NARZĘDZIA DYDAKTYCZNE | SPOSOBY OCENY |
|-------------------|--------------------------------------------------------------------------------|----------------------|-------------------|-----------------------|---------------|
| EK4               | I1_U01b<br>I1_U03                                                              | Cel 1 Cel 2<br>Cel 3 | L1 W1             | N1 N2 N3              | F1 F2 F3 P1   |

## 11 WYKAZ LITERATURY

### LITERATURA PODSTAWOWA

- [1] | **Ułasiewicz J** — *Systemy czasu rzeczywistego QNX6 Neutrino*, , 0,
- [2] | **Williams R** — *Real Time Systems Development*, , 0,
- [3] | **Pont M** — *Patterns for Time-Triggered Embedded Systems*, , 0,
- [4] | **Giorgio C. Buttazzo** — *Hard real-time computing systems : predictable scheduling algorithms and applications*, , 1997,
- [5] | **Francis Cottet, Jolle Delacroix, Claude Kaiser, Zoubir Mammeri** — *Scheduling in Real-Time Systems*, , 2002,
- [6] | **Jane W. S. Liu** — *Real-time systems*, , 2000,

## 12 INFORMACJE O NAUCZYCIELACH AKADEMICKICH

### OSOBA ODPOWIEDZIALNA ZA KARTĘ

dr inż. Anna Jasińska-Suwada (kontakt: [anka@pk.edu.pl](mailto:anka@pk.edu.pl))

## 13 ZATWIERDZENIE KARTY PRZEDMIOTU DO REALIZACJI

(miejscowość, data)

(odpowiedzialny za przedmiot)

(dziekan)